

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Harry HEDLER et al.

Application No.: New U.S. Application

Filed: November 26, 2003

Group Art Unit: Not yet assigned

For: METHOD FOR PRODUCING AN
INTEGRATED CIRCUIT WITH A REWIRING
DEVICE AND CORRESPONDING
INTEGRATED CIRCUIT

Examiner: Not yet assigned

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

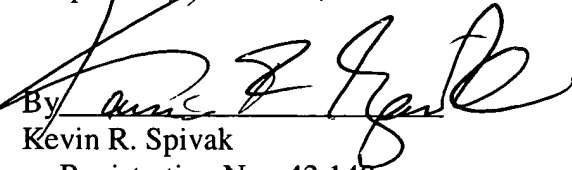
Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Germany	10255844.2	November 29, 2002

In support of this claim, a certified copy of said original foreign application is filed herewith.

Dated: November 26, 2003

Respectfully submitted,


By 
Kevin R. Spivak

Registration No.: 43,148
MORRISON & FOERSTER LLP
1650 Tysons Blvd, Suite 300
McLean, Virginia 22102
(703) 760-7762 – Telephone No.
(703) 760-7777 – Facsimile No.

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

 **Aktenzeichen:** 102 55 844.2

Anmeldetag: 29. November 2002

Anmelder/Inhaber: Infineon Technologies AG, München/DE

Bezeichnung: Verfahren zur Herstellung einer integrierten Schaltung mit einer Umverdrahtungseinrichtung und entsprechende integrierte Schaltung

IPC: H 01 L 21/60

 Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 5. November 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

 Kahle

Beschreibung

Verfahren zur Herstellung einer integrierten Schaltung mit einer Umverdrahtungseinrichtung und entsprechende integrierte Schaltung

Die vorliegende Erfindung betrifft ein Verfahren zur Herstellung einer integrierten Schaltung mit einer Umverdrahtungseinrichtung und eine entsprechende integrierte Schaltung.

CSPs (chip scale packages) werden bis dato vorwiegend auf vorgefertigten Substratstreifen aufgebaut. Gemäß bekannten auf einem Substrat basierenden CSP-Technologien, wie beispielsweise Tessera µBGA (micro ball grid array) wird die Umverdrahtung (redistribution lines) bzw. zumindest Teile davon schon in das vorgefertigte Substrat integriert. Eine solche auf dem Substrat vorhandene Umverdrahtung wird dann mittels Bond-Drähten oder TAB-Bonden mit einer integrierten Schaltung bzw. einem Chip kontaktiert. Die Herstellung des Substrats erfordert aufwendige und teure Prozeßschritte, welche die Kosten für das Substrat erhöhen. Darüber hinaus erfolgt die Herstellung und die nachfolgenden Prozeßschritte in niedriger Parallelität, z.B. in Panels bzw. Streifen mit weniger als 150 Chips. Beide Ursachen verhindern bislang eine weitere Senkung der Herstellungskosten von CSPs. Auch Fan-out-Umverdrahtungen lassen sich mit auf einem Substrat basierenden CSP-Technologien, beispielsweise mit der BGA-Technologie, generieren.

Wafer Level Package-Technologien (WLP) stellen ebenfalls eine kostengünstige Technologie zur Herstellung von Chip Scale Packages (CSPs) bereit, ohne jedoch Fan-out-Umverdrahtungen vorsehen zu können. Die Wafer Level Package-Technologien nutzen als Basis den Frontend-Wafer, auf welchem zur Erzeugung der Fan-in-Umverdrahtung, der Isolationsschichten, wie z.B. einer Lotstoppschicht, und der Lotkugeln bzw. Solder Balls die Dünnschichttechnik eingesetzt wird. Die dabei verwendeten

Technologieschritte zur Metallisierung, d.h. Sputtern und Galvanik, zur Strukturierung, d.h. Photolithographie, und zur Erzeugung von Schutzschichten, d.h. Spincoating, sind zwar kostenintensiv, aber aufgrund der hohen Parallelität (gesamter Wafer mit bis zu 1000 Chips) können die Einzelkosten pro Chip niedrig gehalten werden. Außerdem werden zukünftig zunehmend kostengünstigere Drucktechnologien die teuren photolithografischen Prozeßschritte ersetzen. Mit neuen Drucktechnologien wird es möglich sein, eine Maskentechnik im Druckverfahren herzustellen, welche zur hochgenauen Kontaktierung von Kontakt-Pads auf einem Wafer verwendet werden kann, wobei typische Kontakt-Pad-Abstände beispielsweise 130 µm und typische Pad-Öffnungen 60 µm aufweisen. Print-Prozesse können somit zur Strukturierung von Umverdrahtungseinrichtungen bzw. Isolationsschichten auf einem neuen Panel eingesetzt werden. Durch die WLP-Fertigung lassen sich jedoch keine Fan-out-Umverdrahtungen, d.h. Umverdrahtungen, welche über die Chipkante hinausragen, herstellen.

Es ist daher die Aufgabe der vorliegenden Erfindung, ein Verfahren zur Herstellung einer integrierten Schaltung mit einer Umverdrahtungseinrichtung und ebenfalls eine solche integrierte Schaltung kostengünstig bereitzustellen.

Erfindungsgemäß wird diese Aufgabe durch das in Anspruch 1 angegebene Herstellungsverfahren einer integrierten Schaltung mit einer Umverdrahtungseinrichtung und durch die integrierte Schaltung mit einer Umverdrahtungseinrichtung nach Anspruch 19 gelöst.

Die der vorliegenden Erfindung zugrunde liegende Idee besteht im wesentlichen darin, Prozeßschritte von Wafer Level Package-Technologien mit Substrat-basierenden CSP-Technologien geeignet miteinander zu kombinieren. So werden vorgefertigte Substrate mit Umverdrahtungslagen vermieden, vielmehr wird eine Umverdrahtungseinrichtung erst während des Ferti-

gungsprozesses des Chip Scale Packages auf einem einfachen, großflächigen Substrat in hoher Parallelität erzeugt.

In der vorliegenden Erfindung wird das eingangs erwähnte Problem insbesondere dadurch gelöst, dass ein Verfahren zur Herstellung einer integrierten Schaltung mit einer Umverdrahtungseinrichtung mit den Schritten bereitgestellt wird: Bereitstellen einer Trägereinrichtung mit vordefinierten bzw. nachträglich erzeugten Ausnehmungen; Aufbringen mindestens einer integrierten Schaltung kopfüber auf die Trägereinrichtung derart, dass die definierten Ausnehmungen der Trägereinrichtung über zumindest einer Anschlußeinrichtung der integrierten Schaltung zu liegen kommt; Aufbringen einer Isolations-einrichtung auf die von der integrierten Schaltung nicht bedeckten Seite der Trägereinrichtung unter Aussparung der mindestens einen Anschlußeinrichtung in der Ausnehmung; Aufbringen der strukturierten Umverdrahtungseinrichtung auf die Isolationseinrichtung; Aufbringen einer strukturierten Lotstoppeinrichtung auf die strukturierte Umverdrahtungseinrichtung; und strukturiertes Aufbringen von Lotkugeln auf von der strukturierten Lotstoppeinrichtung nicht bedeckten Bereichen.

Vorteilhaft dabei ist, dass die Umverdrahtung bzw. Teile davon nicht schon im vorhinein auf einem Substrat bzw. einer Trägereinrichtung bereitgestellt werden müssen. Außerdem ist ein Fan-out-Design möglich, d.h. Umverdrahtungen, welche über den Chip-Rand hinausragen. Des weiteren kann die Größe der Trägereinrichtung erheblich über die herkömmlicher Substrate, z.B. mit integrierten Umverdrahtungslagen, hinausgehen. Insbesondere kann diese Größe auch die Wafer-Fläche übertreffen, da auch ohne erheblichen Kostenaufwand Panel-Größen von 600 mm x 400 mm realisierbar sind. Darüber hinaus muß eine solche Trägereinrichtung bzw. Panel nicht rund sein wie beispielsweise ein Wafer, sondern kann der Chip-Geometrie angepaßt auch rechteckig gebildet sein.

Neben diesen direkt kostenwirksamen Vorteilen birgt die vorliegende Erfindung weitere nutzbringende Vorteile darin, dass man einer größeren Freiheit in der Materialwahl gegenübersteht, dass auch eine Herstellung von Multi-Chip-Einheiten, sogenannten Multi-Chip-Modulen, mit integrierten Schaltungen bzw. Chips unterschiedlicher Form und Größe ermöglicht wird, da die Bestückung der Trägereinrichtung nicht auf einheitliche Chips beschränkt ist, und darin, dass eine Möglichkeit zum Multi-Die-Test und Burn-In nach vollständiger Prozessierung, ähnlich dem bereits bekannten Wafer Level Test (WLT) und Wafer Level Burn-In (WLBI) besteht.

In den Unteransprüchen finden sich vorteilhafte Weiterbildungen und Verbesserungen des jeweiligen Erfindungsgegenstandes.

Gemäß einer bevorzugten Weiterbildung ist die Trägereinrichtung eine Folie, in welcher die mindestens eine Ausnehmung in Form eines ausgestanzten Loches vorliegt bzw. nachträglich erzeugt wird .

Gemäß einer weiteren bevorzugten Weiterbildung wird vor dem Aufbringen der integrierten Schaltung ein Klebemittel auf die Trägereinrichtung aufgebracht.

Gemäß einer weiteren bevorzugten Weiterbildung wird die Trägereinrichtung in einer Einspanneinrichtung, wie z.B. einem Rahmen, eingespannt.

Gemäß einer weiteren bevorzugten Weiterbildung werden eine Vielzahl integrierter Schaltungen mit einer Bestückungseinrichtung, wie z.B. einem Pick- and Place-Werkzeug, auf die Trägereinrichtung aufgebracht.

Gemäß einer weiteren bevorzugten Weiterbildung wird über der Trägereinrichtung und der zumindest einen aufgetragenen integrierten Schaltung eine Schutzeinrichtung aufgebracht.

Gemäß einer weiteren bevorzugten Weiterbildung wird die Schutzeinrichtung in einem Spritzgussverfahren ,in einem Print-Prozess oder einem Vergussprozess aufgebracht und/oder
5 nachfolgend ausgehärtet.

Gemäß einer weiteren bevorzugten Weiterbildung wird als Isolationseinrichtung ein Polymer aufgebracht.

10 Gemäß einer weiteren bevorzugten Weiterbildung wird die Isolationseinrichtung aufgedruckt oder in einem photolithographischen Prozeß erzeugt.

15 Gemäß einer weiteren bevorzugten Weiterbildung wird die strukturierte Umverdrahtungseinrichtung mit folgenden Schritten auf die Isolationseinrichtung aufgebracht: Aufbringen einer Trägermetallisierung auf die Isolationseinrichtung; Aufbringen und Strukturieren einer Maske auf der Trägermetallisierung; Aufbringen einer Leiterbahnmetallisierung in von der
20 strukturierten Maske nicht bedeckten Bereichen der Trägermetallisierung; Entfernen der Maske und Strukturieren der Trägermetallisierung entsprechend der Leiterbahnmetallisierungsstruktur.

25 Gemäß einer weiteren bevorzugten Weiterbildung wird die Trägermetallisierung aufgesputtert und/oder die Maske photolithografisch strukturiert und/oder die Leiterbahnmetallisierung elektro-chemisch plattiert und/oder die Trägermetallisierung in einem Ätzschritt strukturiert.

30 Gemäß einer weiteren bevorzugten Weiterbildung weist die Lotstoppeinrichtung ein Polymer auf.

Gemäß einer weiteren bevorzugten Weiterbildung wird die Lot-
35 stoppeinrichtung aufgedruckt.

Gemäß einer weiteren bevorzugten Weiterbildung werden die Lotkugeln in einem Print-Prozess strukturiert aufgebracht und nachfolgend, vorzugsweise in einem Ofen, wiederverflüssigt und Lotkugeln geformt.

5

Gemäß einer weiteren bevorzugten Weiterbildung wird eine Vielzahl von integrierten Schaltungen auf einer Trägereinrichtung nach dem Aufbringen der Lotkugeln in einzelne integrierte Schaltungen oder Gruppen integrierter Schaltungen separiert.

10

Gemäß einer weiteren bevorzugten Weiterbildung durchlaufen eine Vielzahl von integrierten Schaltungen mit Umverdrahtungseinrichtungen auf der Trägereinrichtung vor dem Separieren einen Funktionstest.

15

Gemäß einer weiteren bevorzugten Weiterbildung wird die strukturierte Umverdrahtungseinrichtung derart strukturiert, dass sie sich lateral über die Chipkante hinaus erstreckt.

20

Gemäß einer weiteren bevorzugten Weiterbildung werden Multi-Chip-Module gebildet, welche vorzugsweise unterschiedliche Einzel-ICs aufweisen.

25

Ein Ausführungsbeispiel der Erfindung ist in den Zeichnungen dargestellt und in der nachfolgenden Beschreibung näher erläutert.

30 Es zeigen:

Fig. 1-10 eine schematische Querschnittsansicht einzelner Stadien im Herstellungsprozeß einer integrierten Schaltung mit Umverdrahtungseinrichtung zur Erläuterung einer Ausführungsform der vorliegenden Erfindung; und

35

Fig. 11 eine schematische Querschnittsansicht einer integrierten Schaltung mit Umverdrahtungseinrichtung zur Erläuterung einer Ausführungsform der vorliegenden Erfindung in vergrößerter Darstellung.

In den Figuren bezeichnen gleiche Bezugszeichen gleiche oder funktionsgleiche Bestandteile.

In Fig. 1 ist eine Trägereinrichtung 10 dargestellt, welche mit vertikal durchgängigen Ausnehmungen 11 versehen ist. Die Trägereinrichtung 10 bzw. das Substrat ist beispielsweise eine Folie oder ein flexibles Substrat, wobei die Ausnehmungen 11 z.B. in Form gestanzter Löcher vorliegen.

Gemäß Fig. 2 ist die Trägereinrichtung 10 mit den darin vorgesehenen Ausnehmungen 11 an der Oberseite mit einem Klebemittel 12 versehen und in einen Rahmen 13 eingespannt. Dieser Rahmen 13 kann sowohl runde als auch eckige Formen aufweisen und ist in seiner Größe nur durch die Anforderungen bei den nachfolgenden Prozeßschritten, wie beispielsweise Drucktechnik, Photolithographie, eingeschränkt. Insbesondere läßt sich die Größe der Trägereinrichtung 10 auf Wafer-Größe (200 mm, 300 mm), aber auch darüber hinaus ausdehnen.

In einem nachfolgenden Prozeßschritt werden gemäß Fig. 3 integrierte Schaltungen 14 kopfüber derart auf der Trägereinrichtung 10 mit darauf aufgebrachtem Klebemittel 12 aufgebracht und positioniert, dass Anschlußeinrichtungen 15, wie beispielsweise Kontakt-Pads, der integrierten Schaltung 14 im Bereich der Ausnehmungen 11 zu liegen kommen. Dabei wird der Abstand der integrierten Schaltungen 14 zueinander bzw. der Abstand der Ausnehmungen 11 zueinander vorzugsweise so gewählt, dass eine nachfolgend zu erstellende Umverdrahtungslage auf der nicht mit Klebemittel 12 versehenen Seite der Substratfolie 10 bzw. Trägereinrichtung über den Chip-Rand lateral hinaus geführt werden kann. Das Aufbringen und Positio-

nieren der integrierten Schaltungen 14 kann mit einer Bestückungseinrichtung, wie beispielsweise einem Pick- and Place-Tool erfolgen.

5 Zum Schutz der integrierten Schaltungen 14 wird gemäß Fig. 4 vorzugsweise über den integrierten Schaltungen 14 auf der Kontakt-Pad 15 abgewandten Seite eine Schutzeinrichtung 16 vorgesehen. Somit wird gegebenenfalls vor der Erzeugung einer Umverdrahtungseinrichtung der gesamte Chip-Verband aus einer
10 Vielzahl integrierter Schaltungen 14 auf der Trägereinrichtung 10 durch ein Spritzgussverfahren (molden) oder einem anderen Verguß- oder Druckverfahren mit einer Schutzeinrichtung 16 versehen, welche nachfolgend ausgehärtet wird. Dadurch ist ein starrer Verbund, ähnlich einem Wafer, erzielbar.

15

Fig. 5 zeigt die Anordnung gemäß Fig. 4 nach dem Aufbringen einer Isolationseinrichtung 17 auf der nicht mit integrierten Schaltungen 14 versehenen Seite der Trägereinrichtung 10, wobei über den Anschlußeinrichtungen 15 bzw. Kontakt-Pads in
20 den Ausnehmungen der Trägereinrichtung 11 keine Isolationseinrichtung 17 aufgebracht wird. Die Isolationseinrichtung 17, vorzugsweise ein Polymer, wird z.B. photolithographisch oder in einem Druckverfahren aufgebracht.

25 Daraufhin wird auf dieser Isolationseinrichtung 17 gemäß Fig. 6 eine Umverdrahtungseinrichtung 18, 19 aufgebracht. Die Umverdrahtungseinrichtung 18, 19 weist elektrisch leitfähige Abschnitte 18 bzw. Leiterbahnabschnitte und elektrisch isolierende Abschnitte 19 auf, wobei die Leiterbahnabschnitte 18
30 zumindest teilweise mit den Kontakt-Pads 15 kontaktiert sind. Die Umverdrahtungsmetallisierung 18 der Umverdrahtungseinrichtung 18, 19 wird vorzugsweise wie folgt gebildet: Aufspattern einer Trägermetallisierung auf die Isolationseinrichtung 17; Aufbringen und photolithographisches Strukturieren einer Maske (nicht dargestellt); elektro-chemisches Ab-
35 scheiden der Leiterbahnmetallisierung 18 auf der aufgesputterten Trägermetallisierung in von der Maske nicht bedeckten

Abschnitten; Entfernen der Maske; und Ätzen der Trägermetallisierung derart strukturiert wie die Leiterbahnmetallisierung 18. Zusätzlich kann ein elektrisch nicht leitfähiges Material 19 lateral zwischen den Leiterbahnabschnitten 18 vorgesehen sein. Somit wird die Umverdrahtungslage 18, 19 mittels Dünnschicht- bzw. Druck-Technologie auf der nicht mit den integrierten Schaltungen 14 versehenen Seite der Trägerereinrichtung 10 bzw. Substratfolie erzeugt.

10 Nach einem weiteren Verfahrensschritt ist gemäß Fig. 7 eine Lotstoppeinrichtung 20 strukturiert vorzugsweise in einem Druckprozeß auf die Umverdrahtungseinrichtung 18, 19 aufgebracht worden. Diese vorzugsweise ein Polymer aufweisende Lotstoppeinrichtung 20 ist derart strukturiert, dass über
15 vorbestimmten Abschnitten 21 der Leiterbahnmetallisierung 18 der Umverdrahtungseinrichtung 18, 19 Ausnehmungen vorgesehen sind.

Gemäß Fig. 8 wird in den Ausnehmungen 21 in der Lotstoppeinrichtung 20 über den vorbestimmten Abschnitten 21 der Leiterbahnmetallisierung 18, vorzugsweise in einem Print-Prozess, Lot 22 aufgebracht.

25 Diese Lotkugeln 22 sind in der Anordnung gemäß Fig. 9, vorzugsweise in einem Reflow-Ofen, wiederverflüssigt und nachfolgend abgekühlt worden, wodurch Lotkugeln 22' gebildet werden.

30 Fig. 10 folgend ist der Chip-Verbund aus mehreren integrierten Schaltungen 14 in separierte integrierte Schaltungen 23 mit Fan-out-Umverdrahtungseinrichtung 18, 19, 20 zerteilt worden.

35 Die Anordnung gemäß Fig. 11 zeigt im Detail eine solche separierte integrierte Schaltung 23, welche gemäß dem erfindungsgemäßen Verfahren hergestellt wurde. Durch die beschriebene Vorgehensweise wird ähnlich bei einem vorgefertigten Sub-

strat, d.h. mit Umverdrahtungslagen, eine Umverdrahtungs-Technologie bereitgestellt, welche jedoch gemäß der vorliegenden Erfindung in hoher Parallelität gefertigt und somit kostengünstig hergestellt werden kann. Diese erfindungsgemäße

5 Technologie nutzt WLP-Prozesse, wobei nun auch Fan-out-Designs möglich sind. Die Separierung der integrierten Schaltungen 23 mit Umverdrahtungseinrichtung erfolgt vorzugsweise in einem Dicer.

10 Obwohl die vorliegende Erfindung vorstehend anhand eines bevorzugten Ausführungsbeispiels beschrieben wurde, ist sie darauf nicht beschränkt, sondern auf vielfältige Weise modifizierbar.

15 So sind insbesondere die erläuterten Materialien (Polymer, ...) beispielhaft zu sehen. Darüber hinaus kann die Umverdrahtungseinrichtung 18, 19, 20, 22 auch auf alternative Weise hergestellt werden.

Patentansprüche

1. Verfahren zur Herstellung einer integrierten Schaltung
(23) mit einer Umverdrahtungseinrichtung (18, 19) mit den
5 Schritten:

Bereitstellen einer Trägereinrichtung (10) mit vordefi-
nierten oder nachträglich strukturierten Ausnehmungen
(11);

10

Aufbringen mindestens einer integrierten Schaltung (14)
kopfüber auf die Trägereinrichtung (10) derart, dass die
definierten Ausnehmungen (11) der Trägereinrichtung (10)
über zumindest einer Anschlußeinrichtung (15) der integ-
15 rierten Schaltung (14) zu liegen kommt;

15

Aufbringen einer Isolationseinrichtung (17) auf die von
der integrierten Schaltung (14) nicht bedeckten Seite der
Trägereinrichtung (10) unter Aussparung der mindestens ei-
20 nen Anschlußeinrichtung (15) in der Ausnehmung (11);

20

Aufbringen der strukturierten Umverdrahtungseinrichtung
(18, 19) auf die Isolationseinrichtung (17);

25

Aufbringen einer strukturierten Lotstoppeinrichtung (20)
auf die strukturierte Umverdrahtungseinrichtung (18, 19);
und

30

strukturiertes Aufbringen von Lotkugeln (22) auf von der
strukturierten Lotstoppeinrichtung (20) nicht bedeckten
Abschnitten (21) der Umverdrahtungseinrichtung (18).

2. Verfahren nach Anspruch 1,
d a d u r c h g e k e n n z e i c h n e t ,

dass die Trägereinrichtung (10) eine Folie ist, in der die mindestens eine Ausnehmung (11) in Form eines ausgestanzten Loches vorliegt.

- 5 3. Verfahren nach Anspruch 1 oder 2,
d a d u r c h g e k e n n z e i c h n e t ,
dass vor dem Aufbringen der integrierten Schaltung (14)
ein Klebemittel (12) auf die Trägereinrichtung (10) aufgebracht wird.

10

4. Verfahren nach einem der vorangehenden Ansprüche,
d a d u r c h g e k e n n z e i c h n e t ,
dass die Trägereinrichtung (10) in einer Einspanneinrichtung (13), wie z.B. einem Rahmen, eingespannt wird.

15

5. Verfahren nach einem der vorangehenden Ansprüche,
d a d u r c h g e k e n n z e i c h n e t ,
dass eine Vielzahl integrierter Schaltungen (14) mit einer Bestückungseinrichtung, wie z.B. einem Pick- and Place-
20 Werkzeug, auf die Trägereinrichtung (10) aufgebracht werden.

6. Verfahren nach einem der vorangehenden Ansprüche,
d a d u r c h g e k e n n z e i c h n e t ,
dass über der Trägereinrichtung (10) und der zumindest einen aufgetragenen integrierten Schaltung (14) eine Schutzeinrichtung (16) aufgebracht wird.

7. Verfahren nach Anspruch 6,
30 d a d u r c h g e k e n n z e i c h n e t ,
dass die Schutzeinrichtung (16) in einem Spritzguß- oder einem anderen Verguß oder Print-Prozess aufgebracht und/oder nachfolgend teilweise oder vollständig ausgehärtet wird.

35

8. Verfahren nach einem der vorangehenden Ansprüche,
dadurch gekennzeichnet,
dass als die Isolationseinrichtung (17) ein Polymer aufgebracht wird.

5

9. Verfahren nach einem der vorangehenden Ansprüche,
dadurch gekennzeichnet,
dass die Isolationseinrichtung (17) aufgedruckt oder in
einem photolithografischen Prozeß erzeugt wird.

10

10. Verfahren nach einem der vorangehenden Ansprüche,
dadurch gekennzeichnet,
dass die strukturierte Umverdrahtungseinrichtung (18, 19)
mit folgenden Schritten auf die Isolationseinrichtung (17)
aufgebracht wird:

15

Aufbringen einer Trägermetallisierung auf die Isolations-
einrichtung (17);

20 Aufbringen und Strukturieren einer Maske auf der Trägerme-
tallisierung;

Aufbringen einer Leiterbahnmetallisierung in von der
strukturierten Maske nicht bedeckten Bereichen der Träger-
metallisierung;

25

Entfernen der Maske; und

Strukturieren der Trägermetallisierung entsprechend der
Leiterbahnmetallisierungsstruktur.

30

11. Verfahren nach Anspruch 10,
dadurch gekennzeichnet,
dass die Trägermetallisierung aufgesputtert und/oder die
Maske photolithographisch strukturiert und/oder die Lei-

35

terbahnmetallisierung (18) elektro-chemisch plattiert und/oder die Trägermetallisierung in einem Ätzschritt strukturiert wird.

5 12.Verfahren nach einem der vorangehenden Ansprüche,
d a d u r c h g e k e n n z e i c h n e t ,
dass die Lotstoppeinrichtung (20) ein Polymer aufweist.

10 13.Verfahren nach einem der vorangehenden Ansprüche,
d a d u r c h g e k e n n z e i c h n e t ,
dass die Lotstoppeinrichtung (20) aufgedruckt wird.

14.Verfahren nach einem der vorangehenden Ansprüche,
d a d u r c h g e k e n n z e i c h n e t ,
15 dass die Lotkugeln (22) in einem Print-Prozess strukturiert aufgebracht und nachfolgend, vorzugsweise in einem Reflow-Ofen, wiederverflüssigt werden.

20 15.Verfahren nach einem der vorangehenden Ansprüche,
d a d u r c h g e k e n n z e i c h n e t ,
dass eine Vielzahl von integrierten Schaltungen (14) auf einer Trägereinrichtung (10) nach dem Aufbringen der Lotkugeln (22) in einzelne integrierte Schaltungen (23) oder Gruppen integrierter Schaltungen (23) separiert werden.

16.Verfahren nach Anspruch 15,
d a d u r c h g e k e n n z e i c h n e t ,
dass eine Vielzahl von integrierten Schaltungen (14, 23) mit Umverdrahtungseinrichtungen (18, 19) auf der Trägereinrichtung (10) vor dem Separieren einen Funktionstest
30 durchlaufen.

17.Verfahren nach einem der vorangehenden Ansprüche,
d a d u r c h g e k e n n z e i c h n e t ,

dass die strukturierte Umverdrahtungseinrichtung (18, 19) derart strukturiert wird, dass sie sich lateral über die integrierte Schaltung (14) hinaus erstreckt.

- 5 18. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass Multi-Chip Module gebildet werden, welche vorzugsweise unterschiedliche Einzel-ICs aufweisen.

- 10 19. Integrierte Schaltung (23) mit einer Umverdrahtungseinrichtung (18, 19) mit:

einer Trägereinrichtung (10) mit vordefinierten oder nachträglich strukturierten Ausnehmungen (11);

15

mindestens einer integrierten Schaltung (14) kopfüber auf der Trägereinrichtung (10) derart, dass die definierten Ausnehmungen (11) der Trägereinrichtung (10) über zumindest einer Anschlußeinrichtung (15) der integrierten Schaltung (14) zu liegen kommt;

20

einer Isolationseinrichtung (17) auf der von der integrierten Schaltung (14) nicht bedeckten Seite der Trägereinrichtung (10) unter Aussparung der mindestens einen Anschlußeinrichtung (15) in der Ausnehmung (11);

der strukturierten Umverdrahtungseinrichtung (18, 19) auf der Isolationseinrichtung (17);

- 30 einer strukturierten Lotstoppeinrichtung (20) auf der strukturierten Umverdrahtungseinrichtung (18, 19); und

Lotkugeln (22) auf von der strukturierten Lotstoppeinrichtung (20) nicht bedeckten Abschnitten (21) auf der Umverdrahtungseinrichtung (18).

35

Zusammenfassung

Verfahren zur Herstellung einer integrierten Schaltung mit einer Umverdrahtungseinrichtung und entsprechende integrierte Schaltung

Die vorliegende Erfindung stellt ein Verfahren zur Herstellung einer integrierten Schaltung (23) mit einer Umverdrahtungseinrichtung (18, 19) bereit mit den Schritten: Bereitstellen einer Trägereinrichtung (10) mit definierten Ausnehmungen (11); Aufbringen mindestens einer integrierten Schaltung (14) kopfüber auf die Trägereinrichtung (10) derart, dass die definierten Ausnehmungen (11) der Trägereinrichtung (10) über zumindest einer Anschlußeinrichtung (15) der integrierten Schaltung (14) zu liegen kommt; Aufbringen einer Isolationseinrichtung (17) auf die von der integrierten Schaltung (14) nicht bedeckten Seite der Trägereinrichtung (10) unter Aussparung der mindestens einen Anschlußeinrichtung (15) in der Ausnehmung (11); Aufbringen der strukturierten Umverdrahtungseinrichtung (18, 19) auf die Isolationseinrichtung (17);

Aufbringen einer strukturierten Lotstoppeinrichtung (20) auf die strukturierte Umverdrahtungseinrichtung (18, 19); und strukturiertes Aufbringen von Lotkugeln (22) auf von der strukturierten Lotstoppeinrichtung (20) nicht bedeckten Abschnitten (21) der Umverdrahtungseinrichtung (18). Die vorliegende Erfindung stellt ebenfalls eine solche Vorrichtung bereit.

30

Fig. 11

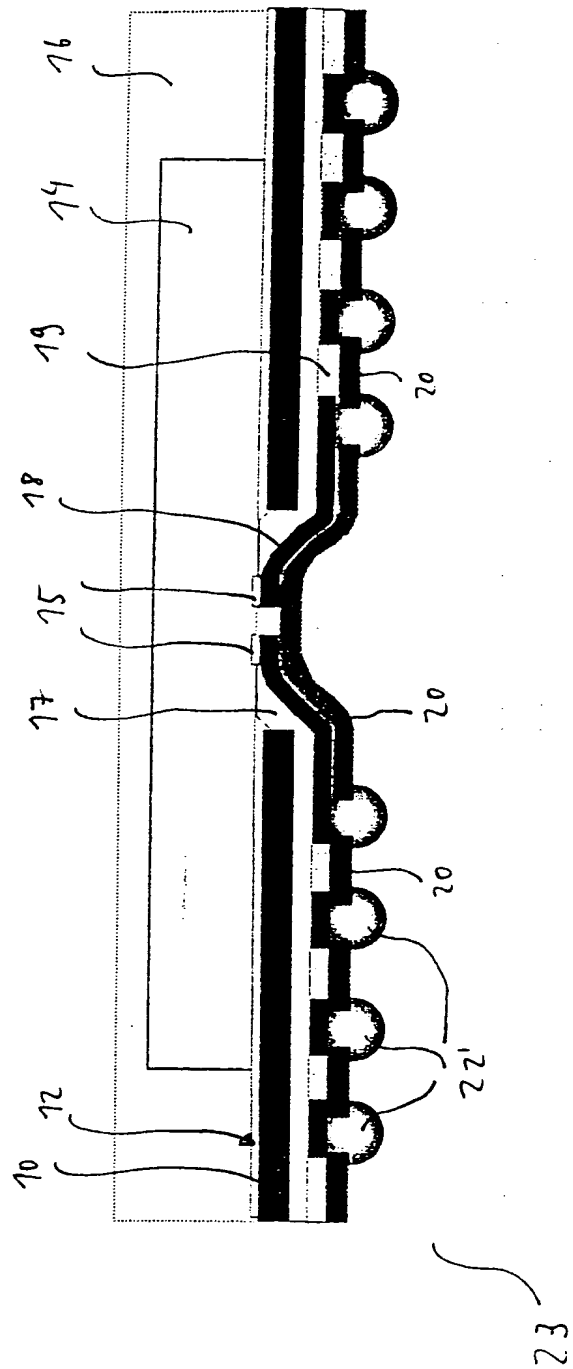
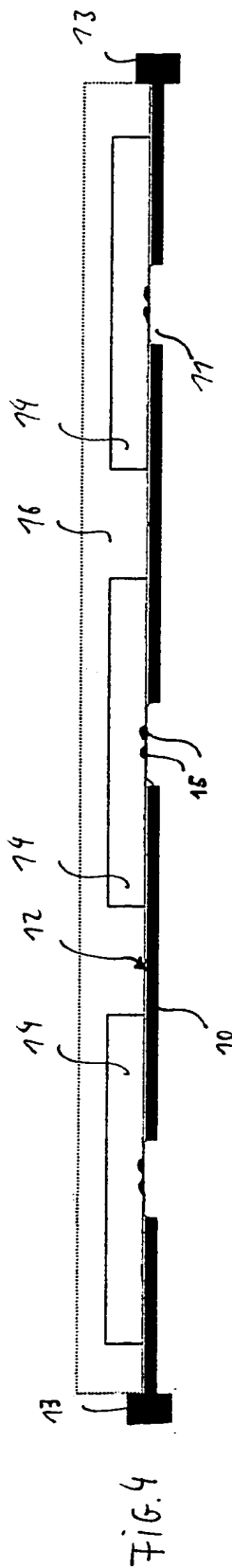
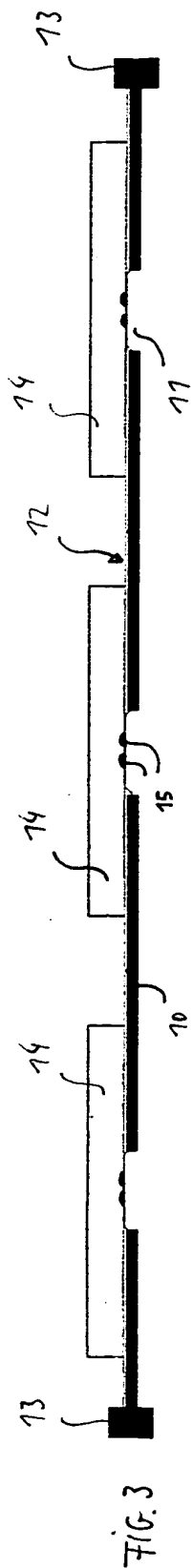
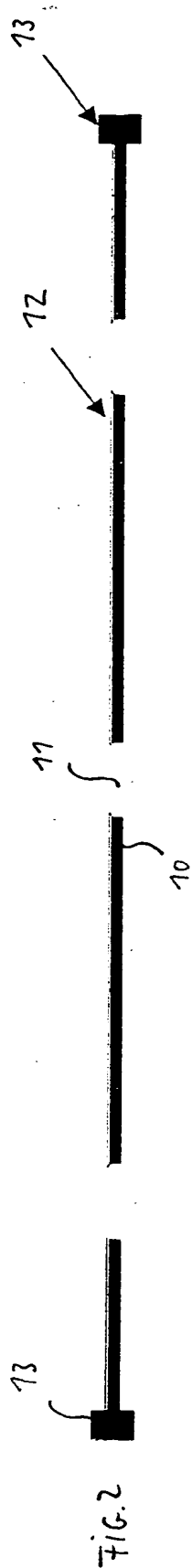


FIG. 11

Bezugszeichenliste

- | | | |
|----|-----|--|
| | 10 | Trägereinrichtung, vorzugsweise flexibel, z.B. Folie |
| | 11 | Ausnehmung in Trägereinrichtung, z.B. gestanzt |
| 5 | 12 | Klebemittel |
| | 13 | Rahmen |
| | 14 | integrierte Schaltung |
| | 15 | Anschlußeinrichtung, z.B. Kontaktpads |
| | 16 | Schutzeinrichtung |
| 10 | 17 | Isolationseinrichtung, vorzugsweise ein Polymer |
| | 18 | leitfähige Einrichtung, z.B. Leiterbahnmetallisierung |
| | 19 | nicht leitfähige Einrichtung |
| | 20 | Lotstoppeinrichtung, vorzugsweise ein Polymer |
| | 21 | nicht mit Lotstoppeinrichtung bedeckter Abschnitt der |
| 15 | | Leiterbahnmetallisierung (Ausnehmung in Polymer) |
| | 22 | Lotkugel |
| | 22` | wiederverflüssigte Lotkugel |
| | 23 | separierte integrierte Schaltung mit Fan-out Umverdrahtungseinrichtung |



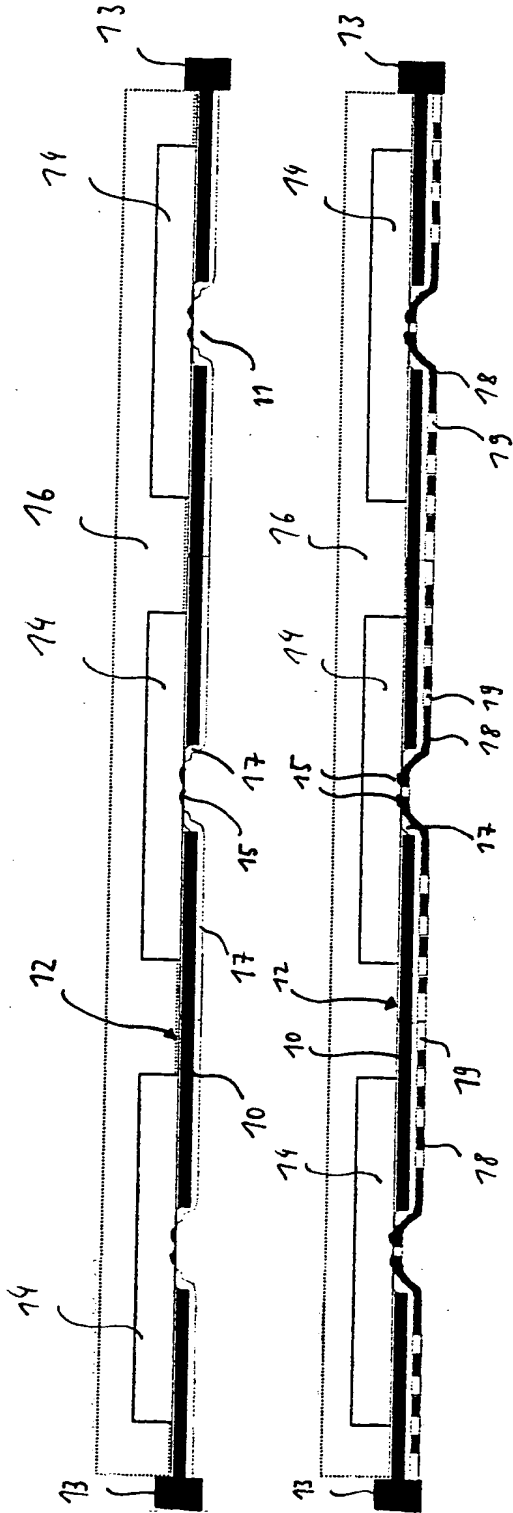


Fig. 5

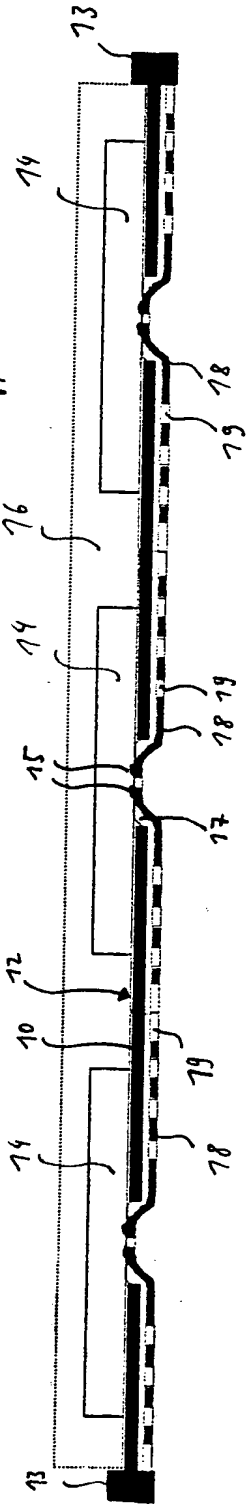


Fig. 6

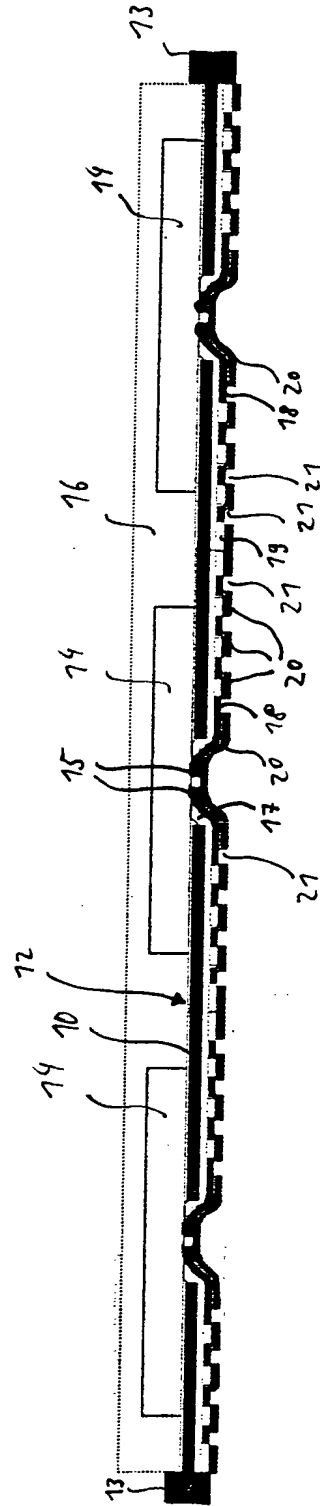


Fig. 7

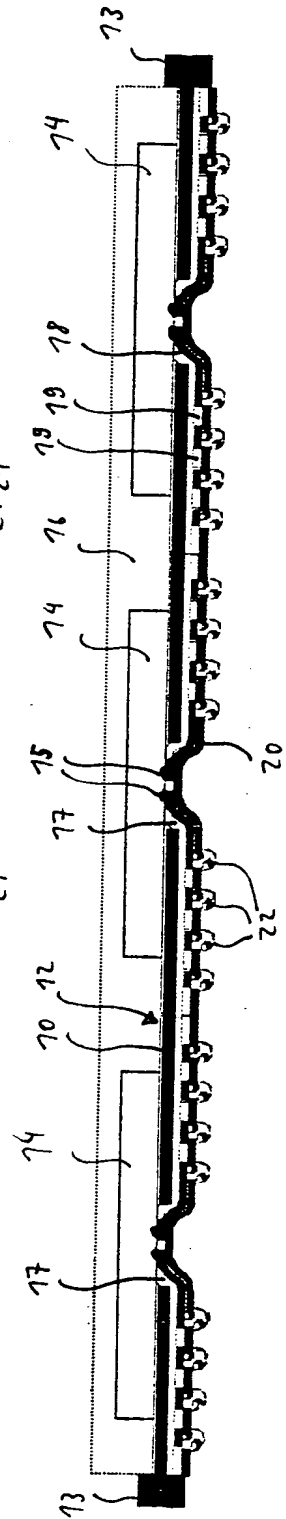


Fig. 8

